

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-067965

(43)Date of publication of application : 19.03.1993

(51)Int.Cl.

H03K 19/173

G06F 15/60

H01L 21/82

(21)Application number : 03-229257

(71)Applicant : FUJITSU LTD

(22)Date of filing : 10.09.1991

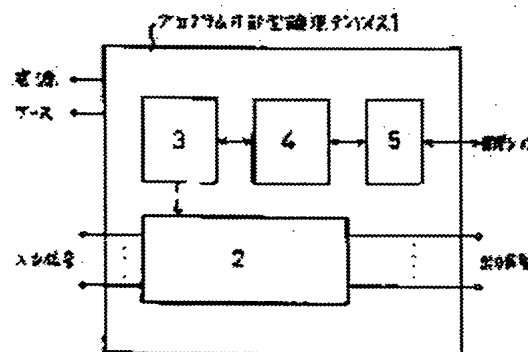
(72)Inventor : KURODA KIYOHiko

(54) PROGRAM ENABLE LOGIC DEVICE

(57)Abstract:

PURPOSE: To analyze the logical operation of a program enable logic device by providing a logic circuit block, a physical information block, and a compile block executing compile processing and inverse compile processing to the device.

CONSTITUTION: When a generated source program is directly inputted to a program enable logic device 1, the program is inputted to a compile block 4 via an interface block 5. The block 4 compiles the source program to generate physical information limiting a logic circuit function of the logic circuit block 2 and the information is expanded in a physical information block 3. The block 2 receiving the expansion processing acts like a device enhancing the logic circuit function desired by a designer. On the other hand, when the logic operation is analyzed, inverse compile processing is commanded to the block 4. The block 4 applies inverse compile to the physical information expanded in the block 3 to generate a source program of the logic circuit being the generating source of the physical information and to output the result.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

This Page Blank (uspto)

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

This Page Blank (uspto)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-67965

(43)公開日 平成5年(1993)3月19日

| | | | | |
|--------------------------|---------|----------|----------------|--------|
| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H 0 3 K 19/173 | 1 0 1 | 7827-5 J | | |
| G 0 6 F 15/60 | 3 6 0 K | 7922-5 L | | |
| H 0 1 L 21/82 | | 9169-4 M | H 0 1 L 21/ 82 | A |

審査請求 未請求 請求項の数1(全 6 頁)

(21)出願番号 特願平3-229257

(22)出願日 平成3年(1991)9月10日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 黒田 清彦

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 森田 寛 (外1名)

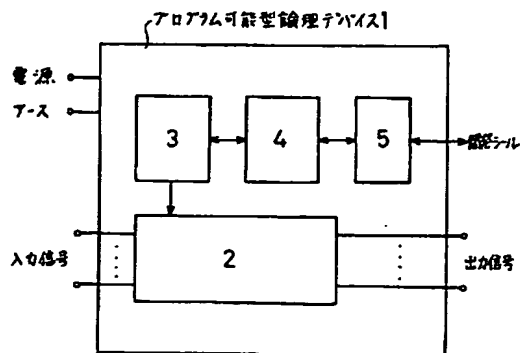
(54)【発明の名称】 プログラム可能型論理デバイス

(57)【要約】

【目的】本発明は、論理回路機能をプログラム可能とするプログラム可能型論理デバイスに関し、生産されたプログラム可能型論理デバイスの持つ論理回路機能情報を容易に入手可能とすることを目的とする。

【構成】論理回路機能をプログラム可能として、設定される物理情報により規定される論理回路機能を発揮する論理回路ブロック2と、論理回路ブロック2の論理回路機能を規定する物理情報を記憶する物理情報記憶ブロック3とを備えるプログラム可能型論理デバイスにおいて、論理回路を記述するソースプログラムと、このソースプログラムに対してのコンパイル処理により生成される上記物理情報との間のコンパイル処理及び逆コンパイル処理を実行するコンパイルブロック4を備えるように構成する。

本発明の原理構成図



【特許請求の範囲】

【請求項1】 論理回路機能をプログラム可能として、設定される物理情報により規定される論理回路機能を発揮する論理回路ブロック(2)と、上記物理情報を記憶する物理情報記憶ブロック(3)と、論理回路を記述するソースプログラムと、該ソースプログラムに対してのコンパイル処理により生成される上記物理情報との間のコンパイル処理及び逆コンパイル処理を実行するコンパイルブロック(4)とを備えることを、特徴とするプログラム可能型論理デバイス。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、論理回路機能をプログラム可能とするプログラム可能型論理デバイスに関し、特に、生産されたプログラム可能型論理デバイスの持つ論理回路機能情報を容易に入手可能とするプログラム可能型論理デバイスに関する。

【0002】 PLD等のようなプログラム可能型論理デバイスでは、設定されるヒューズ情報により規定される論理回路機能を発揮していくことになる。このようなプログラム可能型論理デバイスの発揮する論理回路機能に障害が発生する場合には、その論理回路機能情報を解析していく必要がでてくるのであるが、この論理回路機能情報は、プログラム可能型論理デバイスから簡単に入手できるようにしていくことが好ましい。

【0003】

【従来の技術】 従来、PLD等のようなプログラム可能型論理デバイスでは、図5に示すように、パーソナルコンピュータ等の開発ツールでもって開発専用言語を使用して論理回路を記述する論理ソースプログラムを作成し、専用コンパイラにより、その論理ソースプログラムをコンパイルすることでヒューズデータを作成して、PLDライタ等により、そのヒューズデータをプログラム可能型論理デバイスに設定していくことで、その論理回路機能を設定していくように処理していた。

【0004】

【発明が解決しようとする課題】 しかしながら、このような従来技術によるならば、開発ツールで作成した論理ソースプログラムを見ない限りプログラム可能型論理デバイスに設定されている論理回路機能情報を知ることができないという問題点があった。これから、デバッグ時や障害発生時等に、プログラム可能型論理デバイスの論理的動作を解析する必要がある場合に、論理ソースプログラムの開発設計者であるならば、手元に管理されている論理ソースプログラムに従って、そのプログラム可能型論理デバイスに設定されている論理回路機能情報を知ることができるものの、論理ソースプログラムを参照することのできないユーザ等は、その論理回路機能情報を知ることができないという問題点があった。

【0005】 このように、従来のプログラム可能型論理

デバイスでは、一度生産されてしまうと、その中に設定されている論理回路機能情報を直接知ることができないという問題点があったのである。

【0006】 本発明はかかる事情に鑑みてなされたものであって、生産されたプログラム可能型論理デバイスの持つ論理回路機能情報を容易に入手可能とする新たなプログラム可能型論理デバイスの提供を目的とするものである。

【0007】

10 【課題を解決するための手段】 図1に本発明の原理構成を図示する。図中、1は本発明により構成されるプログラム可能型論理デバイスである。

【0008】 この本発明により構成されるプログラム可能型論理デバイス1は、論理回路機能をプログラム可能として、設定される物理情報により規定される論理回路機能を発揮する論理回路ブロック2と、論理回路ブロック2の論理回路機能を規定する物理情報を記憶する物理情報記憶ブロック3と、論理回路を記述するソースプログラムと、このソースプログラムに対してのコンパイル処理により生成されて物理情報記憶ブロック3に記憶される物理情報との間のコンパイル処理及び逆コンパイル処理を実行するコンパイルブロック4と、外部の開発ツールとプログラム可能型論理デバイス1との間のインタフェース処理を実行するインタフェースブロック5とを備える。

【0009】

【作用】 本発明では、論理回路の開発設計者は、開発専用言語に従いパーソナルコンピュータ等の開発ツールと対話することで論理回路を記述するソースプログラムを作成すると、この作成したソースプログラムを直接プログラム可能型論理デバイス1に入力する。インタフェースブロック5を介してこのソースプログラムを受け取ると、コンパイルブロック4は、このソースプログラムをコンパイルすることで、論理回路ブロック2の論理回路機能を規定する物理情報を作成して物理情報記憶ブロック3に展開し、この物理情報の展開処理を受けて、論理回路ブロック2は、論理回路の開発設計者の希望する論理回路機能を発揮するデバイスとして動作することになる。

40 【0010】 一方、ユーザ等は、プログラム可能型論理デバイス1の論理的動作を解析する必要がある場合には、インタフェースブロック5を介してコンパイルブロック4に対して逆コンパイル処理を指示する。この逆コンパイル処理の指示を受け取ると、コンパイルブロック4は、物理情報記憶ブロック3に展開されている物理情報を逆コンパイルすることで、その物理情報の作成元となった論理回路のソースプログラムを作成して外部の開発ツールに出力していく。この出力処理により、ユーザ等は、プログラム可能型論理デバイス1の論理的動作を解析することができることになる。

【0011】このように、本発明では、生産されたプログラム可能型論理デバイス1の持つ論理回路機能情報を、そのプログラム可能型論理デバイス1から直接入手できるようになることから、論理回路の開発設計者以外の者であっても、プログラム可能型論理デバイス1の論理的動作を解析できるようになるのである。

【0012】

【実施例】以下、実施例に従って本発明を詳細に説明する。図2に、本発明により構成されるプログラム可能型論理デバイス1の一実施例を図示する。図中、10は論理素子アレイ、11は論理素子アレイ接点記憶回路、12はマイクロプロセッサ、13はROM、14はRAM、15はマイクロプロセッサ周辺回路、16はインタフェース回路、17は内部バスである。

【0013】この論理素子アレイ10は、図3に示すように、マトリクス状の配線上にANDゲート及びORゲートを接続させて、このマトリクス配線の交点の接続／切断のモードに従って任意の論理回路機能を発揮するように構成されるものである。このマトリクス配線の交点の接続／切断は、例えば、電気的なバイアスの有無により実現されることになる。論理素子アレイ接点記憶回路11は、論理素子アレイ10のマトリクス配線の各交点の接続／切断を指定する接点情報を収容する。この論理素子アレイ接点記憶回路11の収容する接点情報に従って、論理素子アレイ10のマトリクス配線の各交点の接続／切断が規定されて、論理素子アレイ10はその規定に従って特定の論理回路機能を発揮することになる。

【0014】マイクロプロセッサ12は、プログラム可能型論理デバイス1の全体の制御処理を実行する。ROM13は、コンパイルプログラムを格納する。このROM13の格納するコンパイルプログラムは、論理回路を記述する論理ソースプログラムと、この論理ソースプログラムに対してのコンパイル処理により生成されて論理素子アレイ接点記憶回路11に展開される接点情報との間のコンパイル処理及び逆コンパイル処理を実行する。RAM14は、ワーク用のメモリ領域として用いられる。マイクロプロセッサ周辺回路15は、各種制御情報を生成する。インタフェース回路16は、外部に接続されるパーソナルコンピュータとの間のインタフェース処理を実行する。

【0015】このように構成される本発明のプログラム可能型論理デバイス1は、図4に示す使用形態により使用されることになる。すなわち、直接、論理ソースプログラムを作成するパーソナルコンピュータ20と接続されることになる。

【0016】次に、このように構成される実施例の動作処理について説明する。論理回路の開発設計者は、開発

専用言語に従いパーソナルコンピュータ20と対話することで論理回路を記述する論理ソースプログラムを作成すると、この作成した論理ソースプログラムを直接プログラム可能型論理デバイス1に入力する。インタフェース回路16を介してこの論理ソースプログラムを受け取ると、マイクロプロセッサ12上で動作するROM13のコンパイルプログラムは、この論理ソースプログラムをコンパイルすることで、論理素子アレイ10の論理回路機能を規定する接点情報を作成して論理素子アレイ接点記憶回路11に展開し、この接点情報の展開処理を受けて、論理素子アレイ10は、論理回路の開発設計者の希望する論理回路機能を発揮するデバイスとして動作することになる。

【0017】一方、ユーザ等は、プログラム可能型論理デバイス1の論理的動作を解析する必要がある場合には、インタフェース回路16を介して、マイクロプロセッサ12上で動作するROM13のコンパイルプログラムに対して、逆コンパイル処理を指示する。この逆コンパイル処理の指示を受け取ると、マイクロプロセッサ12上で動作するROM13のコンパイルプログラムは、論理素子アレイ接点記憶回路11に展開されている接点情報を逆コンパイルすることで、その接点情報の作成元となった論理ソースプログラムを作成して外部のパーソナルコンピュータ20に出力していく。この出力処理により、ユーザ等は、プログラム可能型論理デバイス1の論理的動作を解析することができることになる。

【0018】

【発明の効果】以上説明したように、本発明によれば、生産されたプログラム可能型論理デバイス1の持つ論理回路機能情報を、そのプログラム可能型論理デバイス1から直接入手できるようになることから、論理回路の開発設計者以外の者であっても、プログラム可能型論理デバイス1の論理的動作を解析できるようになる。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】本発明の一実施例である。

【図3】本発明の適用される論理素子アレイの構成図である。

【図4】本発明のプログラム可能型論理デバイスの使用方法の説明図である。

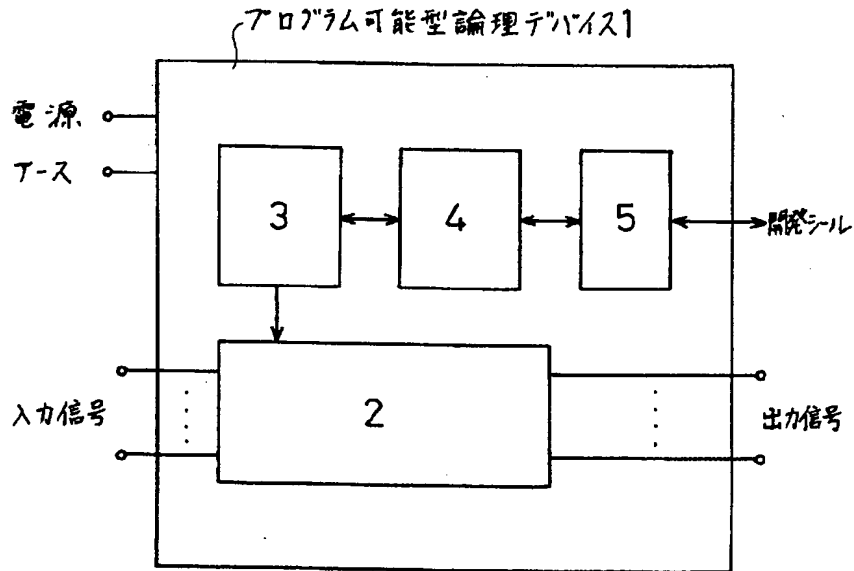
【図5】従来技術の説明図である。

【符号の説明】

- 1 プログラム可能型論理デバイス
- 2 論理回路ブロック
- 3 物理情報記憶ブロック
- 4 コンパイルブロック
- 5 インタフェースブロック

【図1】

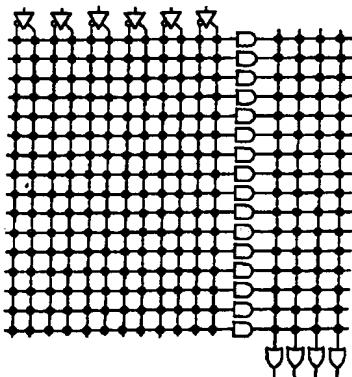
本発明の原理構成図



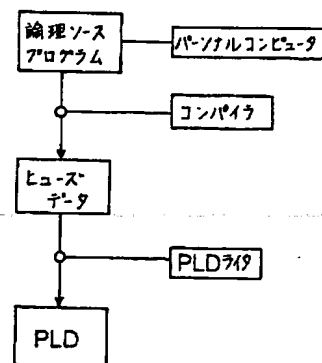
【図3】

【図5】

本発明の適用される論理素子AL1の構成図

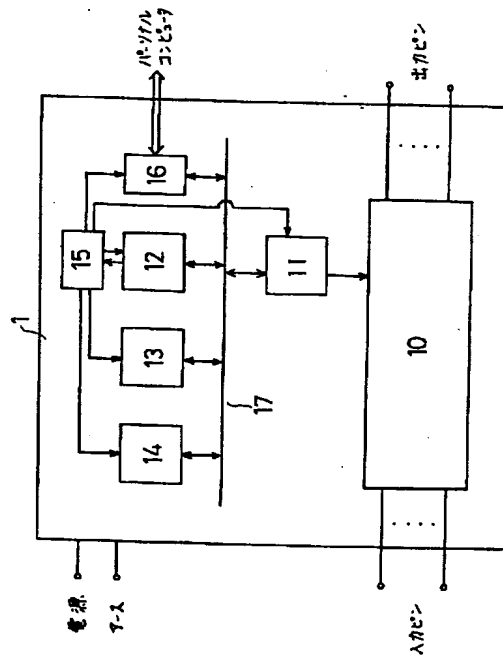


従来技術の説明図



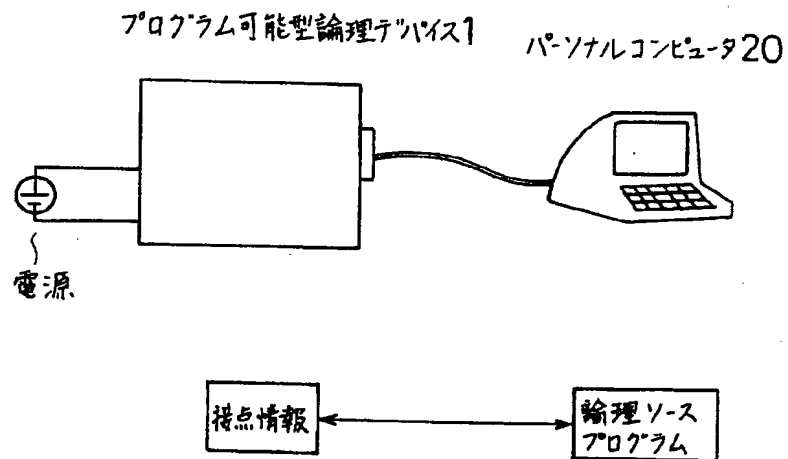
【図2】

本発明の実施例



【図4】

本発明のプログラム可能型論理デバイスの
使用方法の説明図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (usp.